実験トランジスタ・アンプ設計講座

黒田 徹

●実用技術編

第12章　CasCompアンプとその応用（1）

今日はジョニ・ジェイムズの「Little Girl Blue」を聴きながら原稿を書いています．

●CasCompアンプへの歩み

さて，前回はP.A.クイン/Quinn氏のCasCompアンプ（**第1図**）をご紹介しました．これは，カスコード接続とフィード・フォワード技法により差動増幅回路の非直線ひずみをキャンセルするものです．

第2図の回路をSIMetrixでシミュレーションした結果を**第3図**に示します．ひずみ率は40 dBあまり低下しています．

(1)　**クイン氏の着想**

第1図と**第2図**のCasCompアンプは，エラー・コレクション・アンプ（Q_3・Q_4）の差動入力端子をカスコード・トランジスタ（Q_5・Q_6）の両エミッタに接続しています．

しかし，クイン氏の特許公報（U. S. Patent No. 4, 146, 844）の1ページ目の回路図では，エラー・コレクション・アンプの差動入力端子は，抵抗加算回路（抵抗分圧回路）を介し信号増幅用差動増幅回路（Q_1・Q_2）のベースとエミッタにつながっています（**第4図**参照）．

(2)　**フィード・フォワードによるひずみ打ち消しの原理**

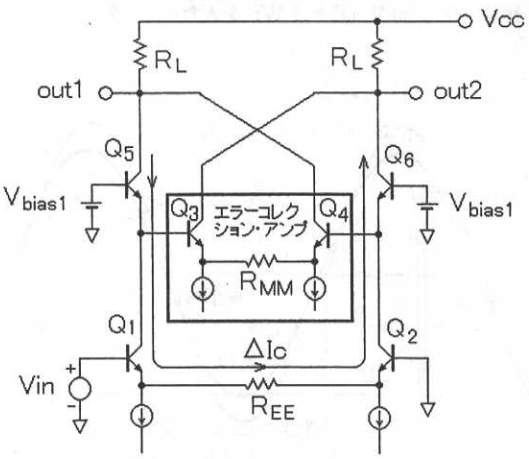
初めて**第4図**の回路を見たとき，私は動作を理解できませんでした．私が思い至ったのはせいぜい**第5図**の回路です．これは従来の差動増幅回路（**第6図**）に2組のエラー・コレクション・アンプ（G_1・G_2）を付加したものです．

第5図の回路のひずみ打ち消しメカニズムはとても簡単です．**第6図**の差動増幅回路のコレクタ電流の変化分をΔI_Cとすると，キルヒホッフの電圧則により，

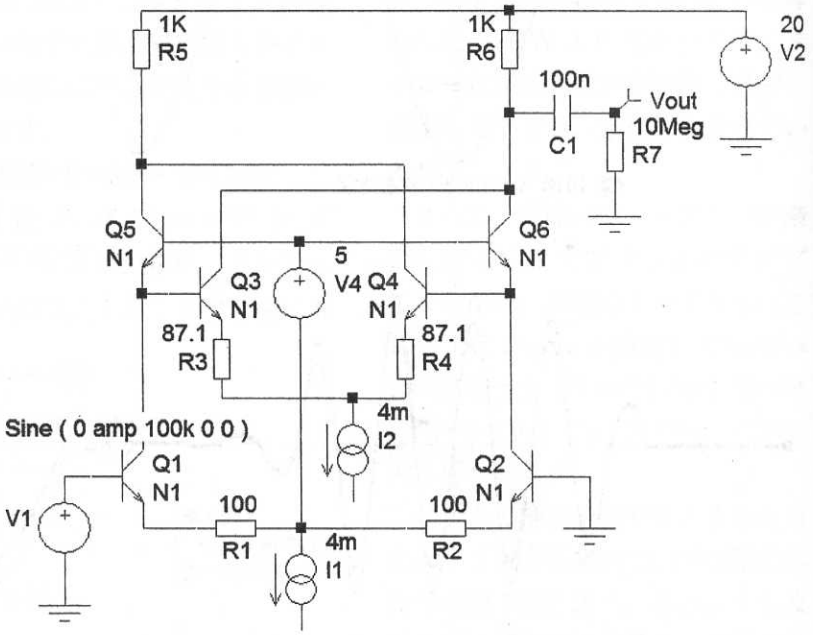
$$V_{in}=V_{BE1}+R_{EE}\Delta I_C-V_{BE2} \quad \cdots\cdots(11\text{-}175)$$

が成り立ちます．よって，

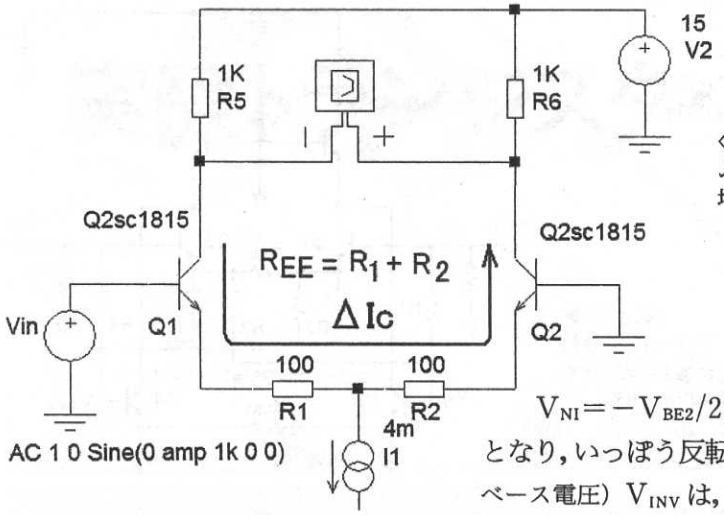
$$\Delta I_C=\frac{V_{in}}{R_{EE}}-\frac{V_{BE1}}{R_{EE}}+\frac{V_{BE2}}{R_{EE}}$$



〈第1図〉CasCompアンプの基本構成



〈第2図〉CasCompアンプの具体例



〈第6図〉
ふつうの差動
増幅回路

$$= \frac{V_{BE1} - V_{BE2}}{2} \cdots (11\text{-}181)$$

となります．そこで，エラー・コレクション・アンプの g_m を $2/R_{EE}$ に設定すれば，エラー・コレクション・アンプの出力電流 I_{ECAO} は，

$$I_{ECAO} = V_{diff} \cdot g_m$$

$$= \left(\frac{V_{BE1} - V_{BE2}}{2}\right)\left(\frac{2}{R_{EE}}\right)$$

すなわち，

$$I_{ECAO} = \frac{V_{BE1} - V_{BE2}}{R_{EE}} \cdots (11\text{-}182)$$

となります．そこで，I_{ECAO} を差動増幅回路のコレクタ電流に加えると，式(11-176)と式(11-182)によって，

$$\Delta I_C + I_{ECAO} = V_{in}/R_{EE} \cdots (11\text{-}183)$$

が得られます．すなわち，合成出力電流は無ひずみです．

(5) 第4図の回路

第8図のエラー・コレクション・アンプを差動増幅回路で構成し，カスコード回路を追加すると，第4図の回路に帰着します．つまり，第4図の Q 3，Q 4，R_{MM} はエラー・コレクション・アンプです．

第4図と第8図を見比べると，1つの違いに気づきます．すなわち第8図の Q_2 のベースは接地されていますが，第4図の Q_2 のベースには負の信号電圧(−Vin)が印加されています．

したがって，第4図の非反転入力電圧（Q_3 のベース電圧）V_{NI} は，

$$V_{NI} = -V_{BE2}/2 \cdots (11\text{-}184)$$

となり，いっぽう反転入力電圧(Q_4 のベース電圧）V_{INV} は，

$$V_{INV} = -V_{BE1}/2 \cdots (11\text{-}185)$$

となります．エラー・コレクション・アンプの差動入力電圧は，式(11-184)から式(11-185)を引いたものであり，引算の結果は式(11-181)と同じです．すなわち，

$$V_{diff} = V_{NI} - V_{INV}$$

$$= \frac{V_{BE1} - V_{BE2}}{2}$$

となります．したがって，エラー・コレクション・アンプの出力電流を Q_1 と Q_2 のコレクタに加算すれば，ひずみが打ち消されます．

念のため申し添えますが，第4図の Q_2 のベースには任意の信号を加えることができます．どのような信号を加えても，エラー・コレクション・アンプの差動入力電圧は，$(V_{BE1} - V_{BE2})/2$ となります．

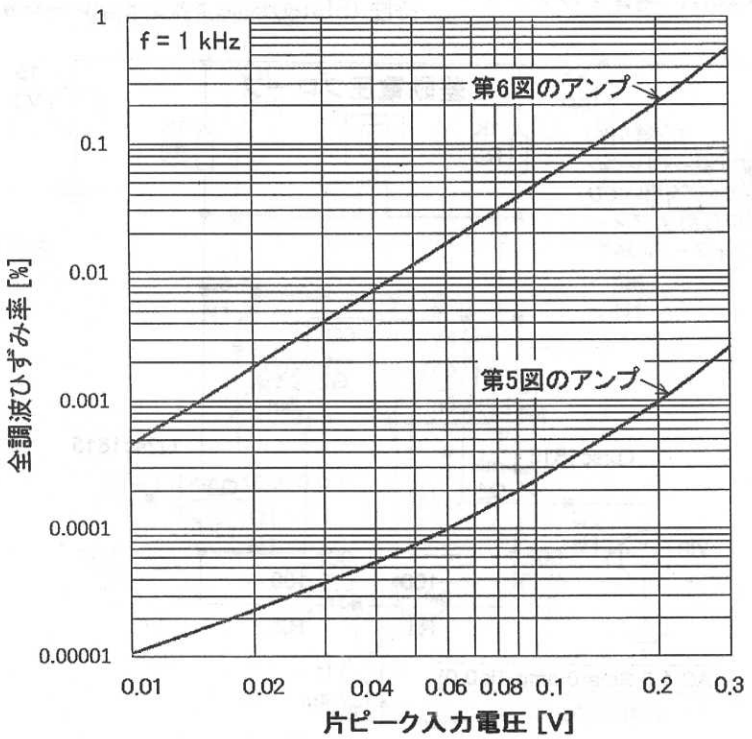
注目すべきは，差動入力電圧 $(V_{BE1} - V_{BE2})/2$ は直流電圧成分を含まないことです．なぜなら，V_{BE1} の直流電圧成分と V_{BE2} の直流電圧成分は等しいからです．その結果，第5図回路における懸念（エラー・コレクション・アンプ自体がひずみの発生源になる）は心配無用です．

第4図の回路によって，たしかにひずみは激減しますが，この回路はつぎの弱点を持っています．

① **S/N が低下する**：R_1，R_2，R_3，R_4 は熱雑音を発生し，これがエラー・コレクション・アンプで増幅されるので，S/N が低下します．

② **入力バイアス電流が増加する**：Q_1 および Q_2 のベース～エミッタ間に約 0.6 V の電位差があるため，R_1，R_2，R_3，R_4 に直流電流が流れ，これが差動増幅回路（Q_1 と Q_2）のベース電流に加算されて，入力バイアス電流が増加します．

これらの欠点を除去したのが，第



〈第7図〉
第5図と第6図のアンプのひずみ率特性の比較

1図のCasCompアンプです．第4図のR_1～R_4がなくなっています．すばらしい飛躍です．

第5図のアンプのひずみがゼロにならない原因

数式によれば，第5図アンプのひずみは完全にゼロになるはずです．しかし第7図に示す残留ひずみがあります．原因を探りましょう．

結論をいうと，ひずみのおもな原因はQ_1とQ_2のベース電流です．Q_1のエミッタ～Q_2のエミッタ間に挿入されたR_{EE}($=R_1+R_2$)にはコレクタ電流の変化分が流れますが，じつはベース電流の変化分も流れます．つまり，上記の式(11-175)は近似式であり，厳密には，

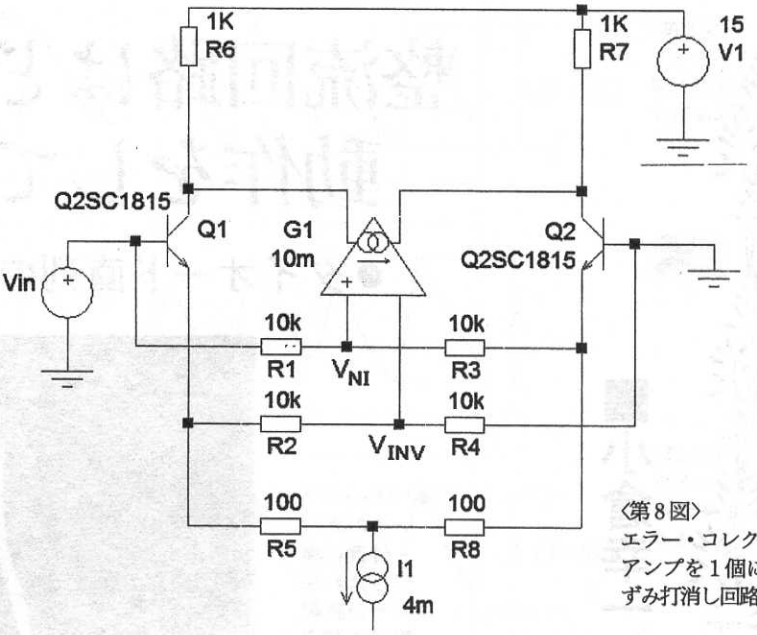
$$V_{in}=V_{BE1}+R_{EE}(\Delta I_C+\Delta I_B)-V_{BE2} \quad \cdots\cdots(11\text{-}186)$$

となります．したがって，

$$\Delta I_C+\Delta I_B=\frac{V_{in}}{R_{EE}}-\frac{V_{BE1}}{R_{EE}}+\frac{V_{BE2}}{R_{EE}} \quad \cdots\cdots\cdots(11\text{-}187)$$

が導かれます．ここで，

$$\Delta I_B=\Delta I_C/h_{fe}$$



〈第8図〉
エラー・コレクション・アンプを1個にしたひずみ打消し回路

ですから，式(11-187)は，

$$\Delta I_C\left(1+\frac{1}{h_{fe}}\right)=\frac{V_{in}}{R_{EE}}-\frac{V_{BE1}}{R_{EE}}+\frac{V_{BE2}}{R_{EE}}$$

と書き直せます．したがって，

$$\Delta I_C=\left(\frac{h_{fe}}{1+h_{fe}}\right)\frac{V_{in}}{R_{EE}}-\left(\frac{h_{fe}}{1+h_{fe}}\right)\frac{V_{BE1}}{R_{EE}}+\left(\frac{h_{fe}}{1+h_{fe}}\right)\frac{V_{BE2}}{R_{EE}}$$

となります．そこで，ひずみを打ち消すには，エラー・コレクション・アンプのg_mを，

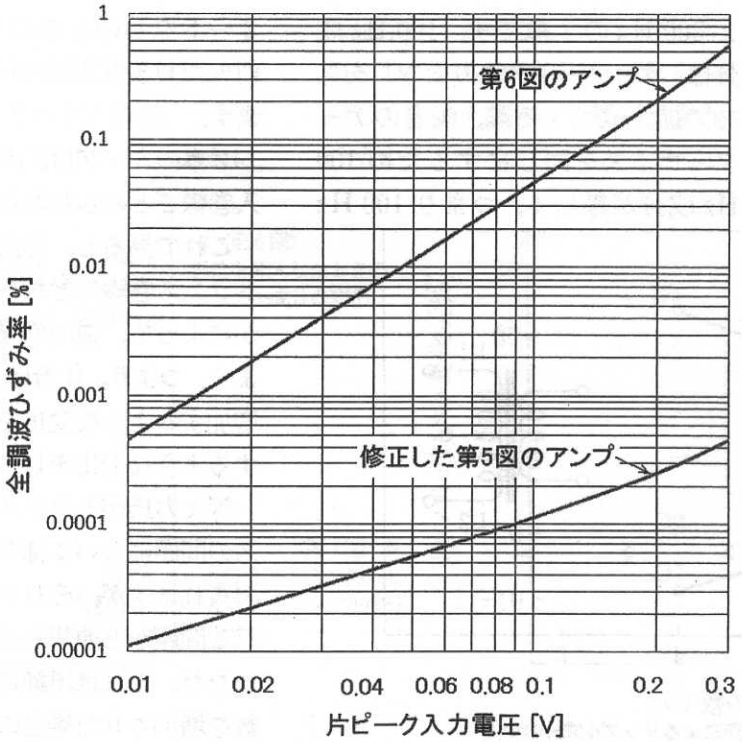
$$g_m=\left(\frac{h_{fe}}{1+h_{fe}}\right)\frac{1}{R_{EE}} \quad \cdots(11\text{-}188)$$
$$=\left(\frac{170}{171}\right)\times\frac{1}{200}$$
$$=4.9708\,[\mathrm{mS}]$$

としなければなりません．

第5図のエラー・コレクション・アンプのg_mをこのように修正したときのひずみ率特性(シミュレーション結果)を第9図に示します．ひずみ率はゼロではありませんが，第7図の特性と比べると，大振幅入力時にひずみ率の低下が顕著です．

それでもひずみが残っています．

原因は，2SC1815のコレクタ・エミッタ間コンダクタンスと電流増幅率がコレクタ電流に依存して変化するためです．2SC1815のモデル・パラメータのVAFとIKの値を大幅に増やしてからシミュレーションすると，ひずみ率の大幅な低下を確認できます．



〈第9図〉
第5図のエラー・コレクション・アンプのg_mを4.9708 mSとしたときのひずみ率特性

◆引用文献

P. A. Quinn, 米国特許 No. 4, 146844

◎12月号訂正　p.142の式(11-139)をつぎのように訂正します．

$$h(n)=\frac{1}{\pi}\int_0^{2\pi} y\cdot e^{-jn\theta}d\theta$$